

# 广东工业大学

## 2019 年硕士学位研究生招生考试试题

考试科目（代码）名称：(849)电子技术基础

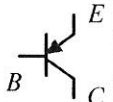
满分 150 分

（考生注意：答卷封面需填写自己的准考证编号，答完后连同本试题一并交回！）

### 一、填空(每空 1 分, 共 30 分)


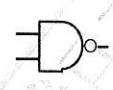

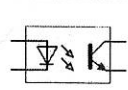



1. 硅材料 PN 结开启电压  $V_{on}$  为\_\_\_\_伏，当二极管，如 1N4148 正向导通电流  $I_F$  为 10mA 时，正向导通电压  $V_F$  约为\_\_\_\_伏。
2. 通过扩散工艺在单晶硅材料中掺入三价，如硼、铝元素后就获得\_\_\_\_型半导体材料；在单晶硅材料中掺入五价，如磷、砷元素后就获得\_\_\_\_型半导体材料。
3. 在放大电路中，引入并联负反馈后，输入阻抗将\_\_\_\_(减小、增加、不变)。
4. 根据表 1 给出的 BJT 三极管符号以及各极对地电位，判断其工作状态。

表 1

符号	$V_E = 4.30V$ $V_B = 3.58V$ $V_C = 4.10V$	$V_E = 4.30V$ $V_B = 4.80V$ $V_C = 0.10V$	$V_E = -0.05V$ $V_B = -1.68V$ $V_C = -4.50V$	$V_E = 4.30V$ $V_B = 3.60V$ $V_C = 3.60V$
				

5. 根据表 2 给出的元件电气图形符号，指出其对应的元器件名称。

表 2

元件电气图形符号							
元件名称							

6. 在数字系统中，有符号数用\_\_\_\_ (原码、反码、补码)表示；在 8 位二进制中，有符号数表示范围在\_\_\_\_到\_\_\_\_之间。在 16 位二进制中，-15 的补码为\_\_\_\_H；0FFF0H 的绝对值为\_\_\_\_。
7. 74HC 系列数字逻辑电路电源电压  $V_{DD}$  在\_\_\_\_V 到\_\_\_\_V 之间，74LS 系列数字逻辑电路电源电压  $V_{CC}$  为\_\_\_\_V。

8. 在放大电路中, BJT 三极管一般处于\_\_\_\_\_区; 而在数字电路中, 静态时 BJT 三极管一般处于\_\_\_\_\_或\_\_\_\_\_区。

9. 在由 BJT 三极管构成的放大电路中, 放大器上限截止频率由\_\_\_\_\_确定。

10. 在结面积、掺杂浓度相同情况下, N 沟 MOS 管导通电阻\_\_\_\_\_ (大于、小于、等于) P 沟 MOS 管, 原因是\_\_\_\_\_。

## 二、计算题(50 分)

1. 分析图 1 所示放大电路, 回答下列问题。假设电源电压  $V_{CC} = 15V$ , 三极管 T 的电流放大系数  $\beta = 100$ ,  $r_{be} = 300\Omega$ ,  $U_{BEQ}$  取  $0.7V$ 。(20 分)

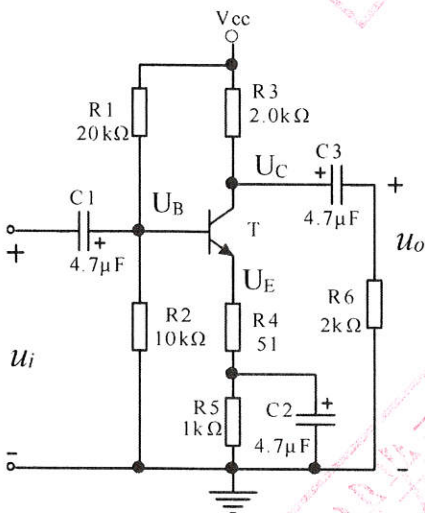


图 1

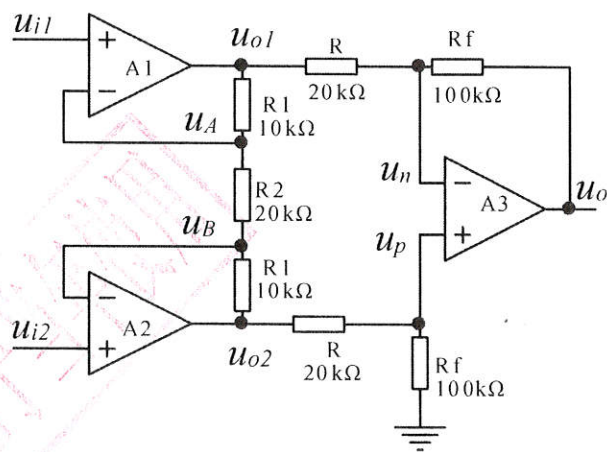


图 2

(1) 画出直流等效电路, 估算静态工作点(即计算出  $I_{BQ}$ 、 $I_{EQ}$ 、 $I_{CQ}$ ), 并判断三极管 T 的状态。(10 分)

(2) 为保证三极管 T 处于放大区, 在其他参数不变情况下, 试估算电阻 R3 上限(1 分)。

(3) 画出交流等效电路、微变等效电路, 并估算动态参数  $A_u$ 、输入阻抗  $R_i$ 、输出阻抗  $R_o$ 。(7 分)

(4) 指出该放大器反馈属性及其组态。(2 分)

2. 某仪表放大器内部等效电路如图 2 所示。假设运算放大器 A1、A2、A3 皆为理想运算放大器, 试估算差模电压增益  $A_u = \frac{u_o}{u_{i1} - u_{i2}}$ 。(10 分)

3. 确定图 3 所示限流电阻 R 的取值范围(取 E24 系列标准值, 阻值误差为 5%, 工程设计余量为 10%)。已知输入电压  $V_{CC}$  在  $6.0V \sim 7.5V$  之间, 稳压二极管 Dz 最小稳压电流  $I_{Zmin}$  为  $0.5mA$ , 最大稳压电流  $I_{Zmax}$  为  $20mA$ , 负载电流  $I_o$  为  $0 \sim 4.0mA$  之间。(10 分)

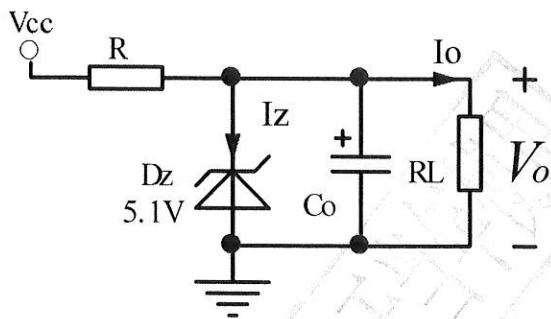


图 3

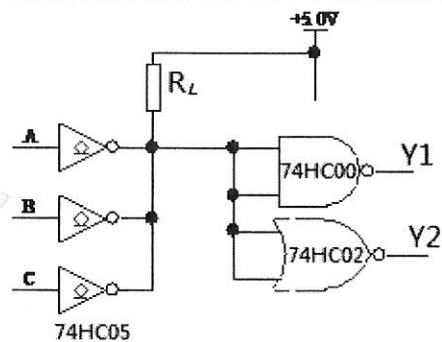


图 4

4. 已知图 4 所示 OD 输出 74HC05 反相器输出高电平漏电流  $I_{OH}$  最大值为  $3.0 \mu A$ ，当输出低电平电流  $I_{OL}$  为  $3.5mA$  时，输出低电平  $V_{OL}$  为  $0.30V$ ；74HC00、74HC02 芯片输入高电平电流  $I_{IH}$  和输入低电平电流  $I_{IL}$  均为  $1.0 \mu A$ 。（10 分）

(1) 写出输出函数  $Y_1$  及  $Y_2$  的逻辑表达式。（2 分）

(2) 在 74HC05 芯片  $V_{OL}$  不大于  $0.30V$ ， $V_{OH}$  不小于  $4.5V$  条件下，试计算上拉电阻  $R_L$  的取值范围（取 E24 系列标准值，阻值误差为 5%，工程设计余量为 15%）。（8 分）

三、按要求画出下列单元电路的原理图或框图（每小题 4 分，共 16 分）

1. 由 74HC04 芯片构成的振荡频率最高的环形振荡器（不考虑引脚编号）。若 74HC04 延迟时间为  $10ns$ ，则振荡周期  $T = \underline{\hspace{2cm}}$ 。
2. 由 CMOS 反相器、电阻、电容构成的非对称多谐振荡电路。
3. 由四只二极管和电解电容组成的桥式整流、电容滤波电路。
4. 由电阻、电容及通用运算放大器组成的低频正弦波振荡电路（也称为文式桥振荡器）。

四、已知逻辑函数  $Y = F(A, B, C) = \overline{\overline{B+C} + \overline{A+B} + \overline{A+C}}$ ，按要求写出下列逻辑表达式（每小题 4 分，共 20 分）。

- (1) 写出逻辑函数  $Y$  的最小项和，即  $Y = \sum m(\underline{\hspace{2cm}})$ ；
- (2) 写出逻辑函数  $Y$  的最简“与或”式，即  $Y = \underline{\hspace{4cm}}$
- (3) 写出逻辑函数  $Y$  的最简“与非-与非”式，即  $Y = \underline{\hspace{4cm}}$
- (4) 写出逻辑函数  $Y$  的最简“或非-或非”式，即  $Y = \underline{\hspace{4cm}}$
- (5) 写出逻辑函数  $Y$  的最简“与或非”式，即  $Y = \underline{\hspace{4cm}}$

五、基本电路设计(每小题 5 分), 共 20 分)

1. 完成图 5 所示逻辑电路的连线, 使它成为 4 位二进制异步加法计数器。

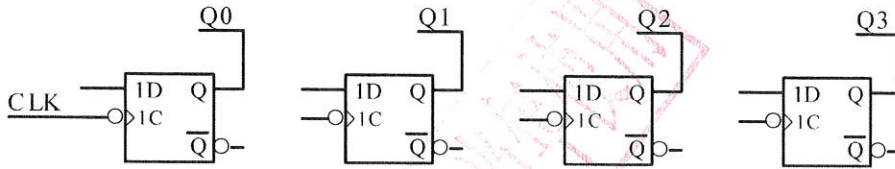


图 5

2. 根据同步二进制计数器特征, 请用导线、逻辑门完善图 6 所示逻辑电路, 以获得 4 位二进制同步减法计数器(可不考虑借位标志)。

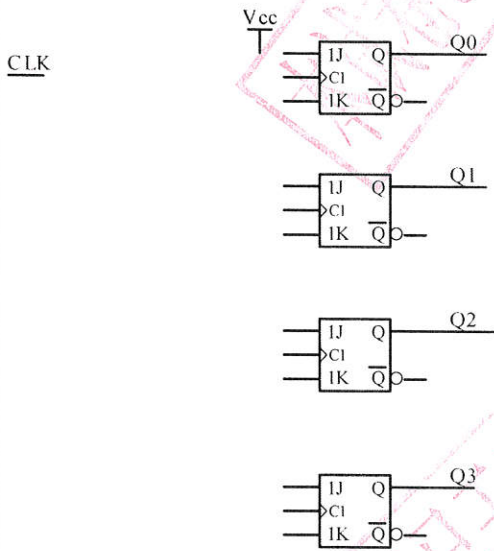


图 6

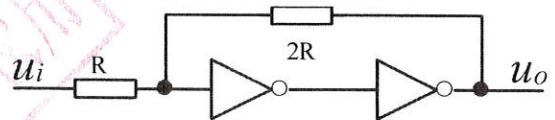


图 7

3. 画出 OTL 功率放大电路的原理图。

4. 画出一个能将正弦波、三角波、锯齿波等转换为脉冲信号的基于模拟比较器或运算放大器的波形变换电路。

六、已知某放大器电压增益  $\dot{A}_u = \frac{\dot{u}_o}{\dot{u}_i} = \frac{1000jf}{\left(1+j\frac{f}{10}\right)\left(1+j\frac{f}{1.0 \times 10^4}\right)\left(1+j\frac{f}{2.0 \times 10^5}\right)}$ , 回答下列问  
题。(10 分)

- (1) 指出该放大器上、下限截止频率。(4 分)
- (2) 指出中频电压放大倍数(dB)。(2 分)
- (3) 画出对数幅频特性图。(4 分)

七、画出图 7 所示电路的电压传输特性曲线。假设图中所用反相器均为 CMOS 反相器, 且  $V_{OH} \approx V_{DD}$ ,  $V_{OL} \approx 0$ 。(4 分)